

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-133907

(43)Date of publication of application : 12.05.2000

(51)Int.Cl.

H05K 1/16

H01G 17/00

H05K 1/02

(21)Application number : 10-307455

(71)Applicant : KYOCERA CORP

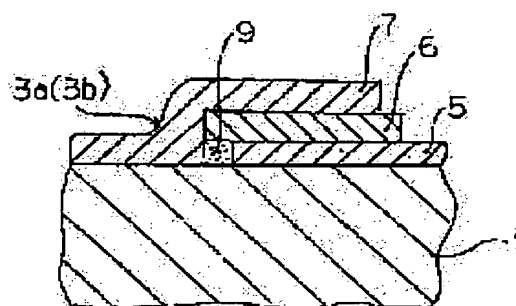
(22)Date of filing : 28.10.1998

(72)Inventor : OYAMADA TAKESHI

**(54) CIRCUIT BOARD WITH CAPACITOR ELEMENT****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To form reliably a capacitor element of a prescribed electrostatic capacitance on an insulating board.

**SOLUTION:** In a circuit board with a capacitor element formed by forming a thin film circuit wiring and thin film capacitor elements 3a and 3b on an insulating board 1, the elements 3a and 3b consist of a lower electrode layer 5, which is connected with the thin film circuit wiring on the side of the side surface on one side of the side surfaces thereof and is provided with an insulator 9 on the side of the other side surface thereof, a dielectric layer 6 formed on the layer 5 and the insulator 9 and an upper electrode layer 7 formed extending over from the upper surface of the layer 6 to the upper surface of the substrate 1 via the side surfaces of the layer 6 and the insulator 9.

**LEGAL STATUS**

[Date of request for examination] 12.06.2002

[Date of sending the examiner's decision of rejection] 09.08.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-133907

(P2000-133907A)

(43) 公開日 平成12年5月12日 (2000.5.12)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テマコード\* (参考)

H 0 5 K 1/16

H 0 5 K 1/16

C 4 E 3 5 1

H 0 1 G 17/00

1/02

J 5 E 0 8 2

H 0 5 K 1/02

H 0 1 G 4/40

Z 5 E 3 3 8

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号

特願平10-307455

(22) 出願日

平成10年10月28日 (1998. 10. 28)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町 6 番地

(72) 発明者 小山田 毅

鹿児島県国分市山下町 1 番 1 号 京セラ株式会社国分工場内

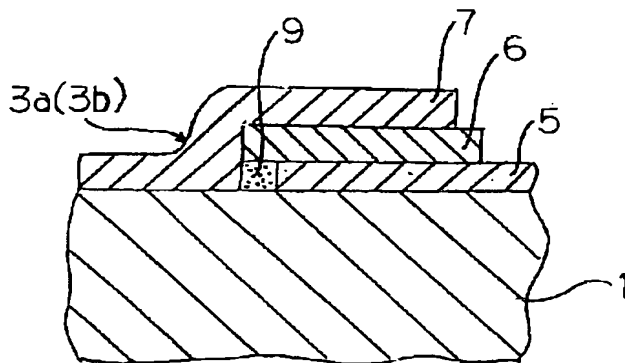
最終頁に続く

(54) 【発明の名称】 容量素子付き回路基板

(57) 【要約】

【課題】 絶縁基板上に所定の静電容量値の容量素子を確実に形成することができない。

【解決手段】 絶縁基板 1 上に薄膜回路配線 2 と薄膜容量素子 3 a、3 b とを形成してなる容量素子付き回路基板であって、前記薄膜容量素子 3 a、3 b は、一側面側に前記薄膜回路配線 2 が接続され、他側面側に絶縁体 9 が配されている下部電極層 5 と、前記下部電極層 5 及び絶縁体 9 上に形成されている誘電体層 6 と、前記誘電体層 6 の上面から該誘電体層 6 及び絶縁体 9 の側面を介し絶縁基板 1 上面にかけて形成されている上部電極層 7 とから成る。



## 【特許請求の範囲】

【請求項1】絶縁基板上に薄膜回路配線と薄膜容量素子とを形成してなる容量素子付き回路基板であって、前記薄膜容量素子は、一側面側に前記薄膜回路配線が接続され、他側面側に絶縁体が配されている下部電極層と、前記下部電極層及び絶縁体上に形成されている誘電体層と、前記誘電体層の上面から該誘電体層及び絶縁体の側面を介し絶縁基板上面にかけて形成されている上部電極層とから成ることを特徴とする容量素子付き回路基板。

【請求項2】前記絶縁体がポリイミド、ベンゾシクロブテン、フッ素樹脂から成ることを特徴とする請求項1に記載の容量素子付き回路基板。

【請求項3】前記絶縁体の幅が1000オングストローム乃至20000オングストロームであることを特徴とする請求項1に記載の容量素子付き回路基板。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は携帯電話や衛星通信等の通信機器に搭載される容量素子付き回路基板に関するものである。

【0002】

【従来の技術】従来、携帯電話や衛星通信等の通信機器には電気信号の送受信回路を構成する部品の一部に容量素子付き回路基板が使用されている。

【0003】かかる容量素子付き回路基板は一般に上面に所定パターンの回路配線を有する絶縁基板を準備し、該絶縁基板上にチップ容量素子を載置するとともにその端子を回路配線に半田等を介し電気的に接続させることによって形成されている。

【0004】しかしながら、近時、携帯電話や衛星通信等の通信機器は小型、軽量化が急激に進み、従来の容量素子付き回路基板では回路配線がMo-Mn法等の厚膜形成技術により形成されており、各回路配線の幅及び隣接する回路配線間の間隔が広いこと、チップ容量素子の形状が大きく全体が大型となっていること等から使用することができず、小型で軽量な新規の容量素子付き回路基板が要求されるようになってきた。

【0005】そこで新たに絶縁基体上に薄膜形成技術により回路配線と容量素子を被着し、該容量素子を回路配線に電気的に接続することによって容量素子付き回路基板を形成することが提案されている。

【0006】かかる容量素子付き回路基板は回路配線及び容量素子を薄膜形成技術により形成することから回路配線の線幅及び隣接間隔を狭くし、かつ容量素子の形状を小さく、全体を小型として小型、軽量化が急激に進む携帯電話や衛星通信等の通信機器に使用が可能となる。

【0007】なお、前記容量素子付き回路基板は、その回路配線が酸化アルミニウム質焼結体等の電気絶縁材料から成る基板上にスパッタリング法や蒸着法等の薄膜形成技術を採用することによってアルミニウム、タンタ

ル、タングステン、チタン、クロム等の金属材料を所定厚みに被着し、次にこれをフォトリソグラフィ技術により所定パターンに加工することによって形成され、また薄膜容量素子はまず電気絶縁材料から成る基板上にスパッタリング法等の薄膜形成技術により $\alpha$ -タンタル（窒化タンタル）を所定厚みに被着させて下部電極層を形成し、次に前記下部電極層の上面及び一側面に酸窒化タンタル等から成る誘電物と、チタン-金やニクロム-金等の金属材料をスパッタリング法や蒸着法等の薄膜形成技術により順次、被着させ、最後にこれらをエッチング法により所定パターンに加工し、誘電体層及び上部電極層とすることによって形成されている。

【0008】

【発明が解決しようとする課題】しかしながら、この従来の容量素子付き回路基板においては、下部電極層の上面及び一側面に誘電物をスパッタリング法等の薄膜形成技術により被着させ、誘電体層を形成する際、下部電極層の上面と一側面との角部が角張っているためがい角部に誘電物を所定厚みに被着させることができず、その結果、下部電極層の上面と一側面との角部における誘電体層の厚みが極端に薄くなって上部電極層と下部電極層とが電気的に短絡し、容量素子としての機能を発揮させることができないと言う欠点を誘発した。

【0009】本発明は上記欠点に鑑み案出されたもので、その目的は所定の静電容量値の容量素子を有する小型、軽量の容量素子付き回路基板を提供することにある。

【0010】

【課題を解決するための手段】本発明は、絶縁基板上に薄膜回路配線と薄膜容量素子とを形成してなる容量素子付き回路基板であって、前記薄膜容量素子は、一側面側に前記薄膜回路配線が接続され、他側面側に絶縁体が配されている下部電極層と、前記下部電極層及び絶縁体上に形成されている誘電体層と、前記誘電体層の上面から該誘電体層及び絶縁体の側面を介し絶縁基板上面にかけて形成されている上部電極層とから成ることを特徴とするものである。

【0011】また本発明は、前記絶縁体がポリイミド、ベンゾシクロブテン、フッ素樹脂から成ることを特徴とするものである。

【0012】更に本発明は、前記絶縁体の幅が1000オングストローム乃至20000オングストロームであることを特徴とするものである。

【0013】本発明の容量素子付き回路基板によれば、絶縁基板上に薄膜形成技術を採用することによって回路配線及び容量素子を形成したことから回路配線の線幅及び隣接間隔を狭くし、かつ容量素子の形状を小さく、全体を小型として小型、軽量化が急激に進む携帯電話等の通信機器に搭載が可能となる。

【0014】また本発明の容量素子付き回路基板によれ

ば、下部電極層と該下部電極層の側面に配されたポリイミドやベンゾシクロブテン、フッ素樹脂等から成る絶縁体の上面に誘電体層を形成するとともに誘電体層の上面から該誘電体層及び絶縁体の側面を介し絶縁基板上面にかけて上部電極層を形成したことから、上部電極層と下部電極層とはその間に配されている絶縁体によって絶縁性が確実に確保されて両電極層に短絡が発生することはない、その結果、薄膜容量素子に容量素子としての所定の機能を発揮させることが可能となる。

【0015】更に本発明の容量素子付き回路基板によれば、前記絶縁体をポリイミド、ベンゾシクロブテン、フッ素樹脂で形成すると該ポリイミド、ベンゾシクロブテン、フッ素樹脂は比誘電率が3.5以下と低く薄膜容量素子の静電容量に殆ど影響を与えないことから、薄膜容量素子の静電容量値を所定の正確な値となすことができる。

【0016】

【発明の実施の形態】次に、本発明を添付図面に基づき詳細に説明する。図1乃至図3は、本発明の容量素子付き回路基板の一実施例を示し、1は絶縁基板、2は薄膜回路配線、3a、3bは薄膜容量素子である。

【0017】前記絶縁基板1は酸化アルミニウム質焼結体、ムライト質焼結体、炭化珪素質焼結体、窒化アルミニウム質焼結体、ガラスセラミックス焼結体等の電気絶縁材料から成り、例えば、酸化アルミニウム質焼結体から成る場合には、酸化アルミニウム、酸化珪素、酸化マグネシウム、酸化カルシウム等の原料粉末に適当な有機溶剤、溶媒を添加混合して泥漿状と成すとともにこれを従来周知のドクターブレード法やカレンダーロール法等によりシート状に成形してセラミックグリーンシート（セラミック生シート）を得、しかる後、前記セラミックグリーンシートに適当な打ち抜き加工を施し所定形状と成すとともにこれを約1600℃で焼成することによって製作される。

【0018】前記絶縁基板1は薄膜回路配線2及び薄膜容量素子3a、3b等を支持する支持部材として作用し、その上面に所定パターンの薄膜回路配線2と所定静電容量値の2つの薄膜容量素子3a、3bが被着されている。

【0019】前記絶縁基板1の上面に被着形成されている薄膜回路配線2は薄膜容量素子3a、3bを絶縁基板1の上面に実装されている他の電子部品、例えば、半導体素子4等に接続する、或いは薄膜容量素子3a、3bや半導体素子4を外部の電気回路に電氣的に接続する作用をなす。

【0020】前記薄膜回路配線2は、例えば、図2に示すようにチタン、クロム、ニッケル・クロム合金等から成る密着層2aと、ニッケル、パラジウム、白金等から成るバリア層2bと、金、銅等から成る主導体層2cの3層構造を有しており、絶縁基板1の上面に上記各金属

を順次、イオンプレーティング法やスパッタリング法、メッキ法、蒸着法等の薄膜形成技術により被着させて絶縁基板1上に密着層2a、バリア層2b、主導体層2cを順次形成し、次に前記密着層2a、バリア層2b、主導体層2cの各層をフォトリソグラフィ技術により所定パターンに加工することによって絶縁基板1上に所定パターンに被着形成される。

【0021】前記薄膜回路配線2は絶縁基板1上に薄膜形成技術を採用することによって形成されることから薄膜回路配線2の線幅及び隣接間隔を極めて狭いものとして絶縁基板1に高密度に被着形成することが可能となり、その結果、薄膜回路配線2が被着形成される絶縁基板1を小型化させることができる。

【0022】なお、前記チタン、クロム、ニッケル・クロム合金等から成る密着層2aと、ニッケル、パラジウム、白金等から成るバリア層2bと、金、銅等から成る主導体層2cの3層構造を有する薄膜回路配線2は、密着層2aが薄膜回路配線2を絶縁基板1に強固に接合させる作用をなし、その厚みが100オングストローム未満であると薄膜回路配線2を絶縁基板1に強固に接合させることが困難となり、また10000オングストロームを超えると密着層2aを薄膜形成技術により形成する際に応力が発生するとともにこれが内部に内在し、該内在応力によって絶縁基板1と薄膜回路配線2との接合強度が低下してしまう傾向にある。従って、前記密着層2aはその厚みを100オングストローム乃至10000オングストロームの範囲としておくことが好ましい。

【0023】また前記薄膜回路配線2のバリア層2bは、密着層2aと主導体層2cとを強固に接合させるとともに密着層2aと主導体層2cとの間の相互拡散を有効に防止する作用をなし、その厚みが500オングストローム未満であると密着層2aと主導体層2cとを強固に接合させることが困難となり、また10000オングストロームを超えるとバリア層2bを薄膜形成技術により形成する際に応力が発生するとともにこれが内部に内在し、該内在応力によって絶縁基板1と薄膜回路配線2との接合強度が低下してしまう傾向にある。従って、前記バリア層2bはその厚みを500オングストローム乃至10000オングストロームの範囲としておくことが好ましい。

【0024】更に前記薄膜回路配線2の主導体層2cは、主として電気信号を伝搬させる通路として作用し、その厚みが1000オングストローム未満となると薄膜回路配線2の導通抵抗が高くなって回路配線には不向きとなってしまう。従って、前記主導体層2cはその厚みを1000オングストローム以上としておくことが好ましい。

【0025】前記薄膜回路配線2が形成されている絶縁基板1の上面には更に2つの薄膜容量素子3a、3bが被着形成されている。

【0026】前記2つの薄膜容量素子3a、3bは図3に示すように、例えば、 $\alpha$ -タンタル（窒化タンタル）等から成り、一側面側に絶縁体9が配されている下部電極層5と、該下部電極層5及び絶縁体9の上面に被着形成されている酸化タンタル等から成る誘電体層6と、該誘電体層6の上面から誘電体層6の側面及び絶縁体9の側面を介し絶縁基板1の上面にかけて被着形成されている上部電極層7とから成り、下部電極層5と上部電極層7との間に誘電体層6の比誘電率によって決定される一定の静電容量が形成されるようになっている。

【0027】前記2つの薄膜容量素子3a、3bはその下部電極層5の一側面側が薄膜回路配線2に接続され、上部電極層7が半導体素子の電極や他の薄膜回路配線2に、直接、或いはボンディングワイヤ8を介して接続され、これによって所定の電気回路に接続されるようになっている。

【0028】前記2つの薄膜容量素子3a、3bの絶縁基板1上面への被着形成は、まず絶縁基板1上に下部電極層5を被着形成する。この下部電極層5は、例えば、 $\alpha$ -タンタル（窒化タンタル）等から成り、該 $\alpha$ -タンタル等を絶縁基板1上にスパッタリング法やイオンプレーティング法等の薄膜形成技術を採用することによって所定厚み（250オングストローム乃至10000オングストローム）に被着させ、しかる後、これをフォトリソグラフィ技術により所定パターンに加工することによって絶縁基板1上に形成される。

【0029】なお、前記 $\alpha$ -タンタル等から成る下部電極層5はその厚みが250オングストローム未満であると下部電極層5を絶縁基板1に強固に接合させることが困難となり、また10000オングストロームを超えると下部電極層5を絶縁基板1上に被着させる際に下部電極層5内部に大きな応力が発生し、該内在応力によって下部電極層5が絶縁基板1より剥離し易くなる傾向にある。従って、前記 $\alpha$ -タンタル等から成る下部電極層5はその厚みを250オングストローム乃至10000オングストロームの範囲としておくことが望ましい。

【0030】次に、前記下部電極層5の上面に及び後述する下部電極層5の一側面に配した絶縁体9の上面に誘電体層6を形成する。

【0031】前記誘電体層6は例えば、酸化タンタル等から成り、該酸化タンタル等をスパッタリング法やイオンプレーティング法等の薄膜形成技術を採用することによって所定厚みに被着させ、しかる後、これをフォトリソグラフィ技術により所定パターンに加工することによって下部電極層5及び下部電極層5の一側面に配した絶縁体9上に形成される。この誘電体層6は下部電極層5と上部電極層7との間に所定の静電容量を形成する作用をなし、下部電極層5の上面に2000オングストローム乃至10000オングストロームの厚みに被着される。

【0032】また前記誘電体層6の下面側で下部電極層5の一側面には絶縁体9が配されており、該絶縁体9は下部電極層5と上部電極層7との絶縁性を確保する作用をなし、絶縁体9によって下部電極層5と上部電極層7とは短絡が発生することではなく、薄膜容量素子2に容量素子としての所定の機能を発揮させることが可能となる。

【0033】前記絶縁体9はポリイミド、ベンゾシクロブテン、フッ素樹脂等からなり、下部電極層5の上面に誘電体層6を被着させた後、下部電極層5の一部を側面側からエッチングし、除去して空隙を形成するとともに該空隙内にポリイミド、ベンゾシクロブテン、フッ素樹脂等の樹脂前駆体を注入し、これを加熱硬化させることによって誘電体層6の下面側で下部電極層5の一側面側に形成される。

【0034】なお、前記絶縁体9はそれをポリイミドやベンゾシクロブテン、フッ素樹脂で形成しておくとして下部電極層5と上部電極層7との電気的絶縁を確実に確保することができるとともにポリイミド、ベンゾシクロブテン、フッ素樹脂は比誘電率が3.5以下と低いため薄膜容量素子2の静電容量に殆ど影響を与えず、薄膜容量素子2の静電容量値を所定の正確な値となすことができる。従って、前記絶縁体9はポリイミドやベンゾシクロブテン、フッ素樹脂で形成しておくことが好ましい。

【0035】また前記ポリイミドやベンゾシクロブテン、フッ素樹脂等からなる絶縁体9はその幅が1000オングストローム未満となると下部電極層5と上部電極層7との電気的絶縁性が不十分なものとなり、また2000オングストロームを超えると誘電体層6の下面に絶縁体9を配するための空隙を形成するのが困難となることから前記絶縁体9はその幅を1000オングストローム乃至2000オングストロームの範囲としておくことが好ましい。

【0036】そして最後に、前記誘電体層6の上面から該誘電体層6及び絶縁体9の側面を介し絶縁基板1上面にかけて上部電極層7を被着させ、上部電極層7と前述の下部電極層5との間に誘電体層6を位置させることによって所定の静電容量値を有する薄膜容量素子3a、3bが絶縁基板1上の所定位置に被着形成されることとなる。

【0037】前記上部電極層7としては、例えば、チタン層と金層、ニクロム層と金層等の金属材料を2層に積層したもので形成され、従来周知のスパッタリング法や蒸着法等の薄膜形成技術及びフォトリソグラフィ技術を採用することによって誘電体層6の上面から該誘電体層6及び絶縁体9の側面を介し絶縁基板1上面にかけて被着される。

【0038】なお、前記上部電極層7は、例えば、チタン層と金層の2層で形成する場合、チタン層は上部電極層7を誘電体層6等に強固に被着させる作用をなし、そ

の厚みが250オングストローム未満であると上部電極層7を誘電体層6等に強固に接着させることが困難となり、また10000オングストロームを超えると誘電体層6及び絶縁体9上にチタン層を被着させる際、チタン層の内部に大きな応力が発生内在し、該内在応力によって薄膜容量素子3a、3bの絶縁性、耐電圧特性が劣化する傾向にある。従って、前記上部電極層7のチタン層はその厚みを250オングストローム乃至10000オングストロームの範囲としておくことが好ましい。

【0039】また前記上部電極層7の金層は、上部電極層7の主導体層として作用し、その厚みが0.3 $\mu$ m未満であると上部電極層7と薄膜回路配線2とをボンディングワイヤ8を介して接続する際、上部電極層7とボンディングワイヤ8との電気的接続の信頼性が低くなる傾向にあり、また5 $\mu$ mを超えると金層を形成する際に内部に大きな応力が発生内在し、該内在応力によって薄膜容量素子3a、3bの絶縁特性、耐電圧特性が劣化する傾向にある。従って、前記上部電極層7の金層はその厚みを0.3 $\mu$ m乃至5 $\mu$ mの範囲としておくことが好ましい。

【0040】前記薄膜容量素子3a、3bはそれを構成する下部電極層5、誘電体層6及び上部電極層7のいずれもが薄膜形成技術により形成されていることから全体の形状が小さく、小型、軽量化が急激に進む携帯電話等の通信機器に搭載が可能となる。

【0041】かくして本発明の容量素子付き回路基板によれば、絶縁基板1上に設けた薄膜回路配線2に半導体素子4やその他の抵抗器等の電子部品を搭載接続するとともに薄膜容量素子3a、3bの下部電極層5及び上部電極層7を所定の薄膜回路配線2や半導体素子4の電極に、直接、或いはボンディングワイヤ8を介して接続すれば、携帯電話や衛星通信等の通信機器に実装される電気回路基板となる。

【0042】尚、本発明は上述の実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲であれば種々の変更は可能であり、例えば、上述の実施例では絶縁基板1の上面に2つの薄膜容量素子3a、3bを形成したが、これを3個以上設けてもよく、また各薄膜容量素子3a、3bの下部電極層5、誘電体層6及び上部電極層7を他の材料で形成してもよく、更に各薄膜容量素子3a、3bの下部電極層5を薄膜回路配線2と同じ材料で形成してもよい。

#### 【0043】

【発明の効果】本発明の容量素子付き回路基板によれば、絶縁基板上に薄膜形成技術を採用することによって回路配線及び容量素子を形成したことから回路配線の線幅及び隣接間隔を狭くし、かつ容量素子の形状を小さく、全体を小型として小型、軽量化が急激に進む携帯電話等の通信機器に搭載が可能となる。

【0044】また本発明の容量素子付き回路基板によれば、下部電極層と該下部電極層の側面に配されたポリイミドやベンゾシクロブテン、フッ素樹脂等から成る絶縁体の上面に誘電体層を形成するとともに誘電体層の上面から該誘電体層及び絶縁体の側面を介し絶縁基板上面にかけて上部電極層を形成したことから、上部電極層と下部電極層とはその間に配されている絶縁体によって絶縁性が確実に確保されて両電極層に短絡が発生することはなく、その結果、薄膜容量素子に容量素子としての所定の機能を発揮させることが可能となる。

【0045】更に本発明の容量素子付き回路基板によれば、前記絶縁体をポリイミド、ベンゾシクロブテン、フッ素樹脂で形成すると該ポリイミド、ベンゾシクロブテン、フッ素樹脂は比誘電率が3.5以下と低く薄膜容量素子の静電容量に殆ど影響を与えないことから、薄膜容量素子の静電容量値を所定の正確な値となすことができる。

#### 【図面の簡単な説明】

【図1】本発明の容量素子付き回路基板の一実施例を示す断面図である。

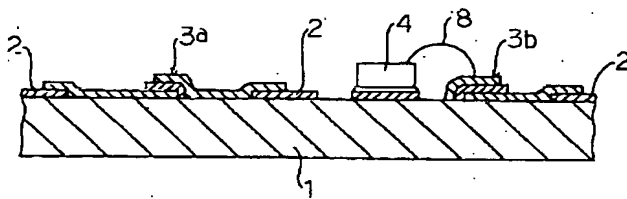
【図2】図1に示す薄膜回路配線を説明するための拡大断面図である。

【図3】図1に示す薄膜容量素子を説明するための拡大断面図である。

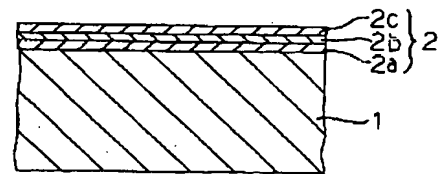
#### 【符号の説明】

- 1 . . . . . 絶縁基板
- 2 . . . . . 薄膜回路配線
- 2a . . . . . 接着層
- 2b . . . . . バリア層
- 2c . . . . . 主導体層
- 3a、3b . . . . . 薄膜容量素子
- 5 . . . . . 下部電極層
- 6 . . . . . 誘電体層
- 7 . . . . . 上部電極層
- 9 . . . . . 絶縁体

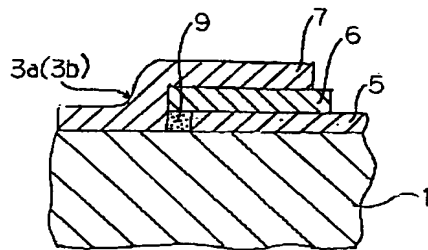
【図1】



【図2】



【図3】



フロントページの続き

Fターム(参考) 4E351 AA07 AA09 AA11 BB01 BB03  
 BB32 BB36 BB38 CC02 CC03  
 CC06 DD04 DD06 DD41 DD48  
 GG06  
 5E082 AB03 BB10 BC36 BC39 EE05  
 EE23 EE37 EE41 FG03 FG22  
 FG42 KK01 PP09  
 5E338 AA01 AA18 BB63 BB75 CC01  
 CD02 EE11 EE27